

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-045402
(43)Date of publication of application : 18.02.1994

(51)Int.Cl.

H01L 21/60
H01L 21/321
H01L 23/50

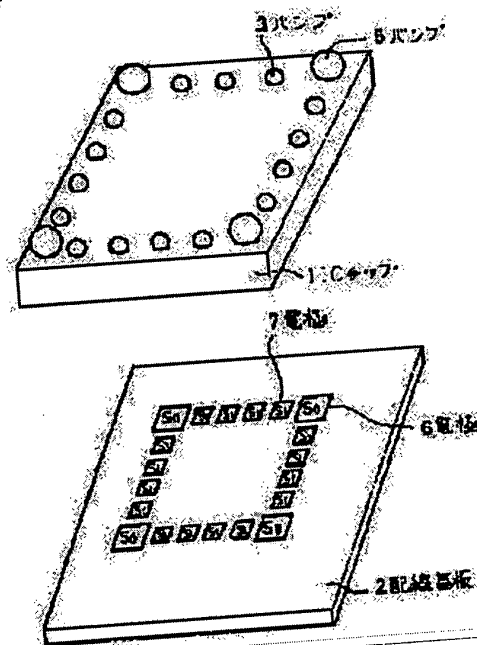
(21)Application number : 04-195617
(22)Date of filing : 22.07.1992

(71)Applicant : SONY CORP
(72)Inventor : HASEGAWA KIYOSHI
NAKAMURA TOSHIFUMI
ISHIKAWA MINORU

(54) WIRING BOARD AND METHOD OF CONNECTION THEREOF

(57)Abstract:

PURPOSE: To ensure satisfactory connection at all times.
CONSTITUTION: In a connection method of a wiring board in which an IC chip 1 is connected onto a wiring board 2 through a bump, heights of bumps 5 located at four corners of the IC chip 1 are formed to be higher than those of other bumps 3, and thereafter the IC chip 1 is connected onto the wiring board 2 through the bumps 3, 5.



LEGAL STATUS

[Date of request for examination] 23.06.1999
[Date of sending the examiner's decision of rejection] 25.09.2001
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-45402

(43)公開日 平成6年(1994)2月18日

技術表示箇所

(51)Int.Cl.⁵

H 0 1 L 21/60
21/321
23/50

識別記号

3 1 1 S 6918-4M

庁内整理番号

R 9272-4M
9168-4M
9168-4M

F I

H 0 1 L 21/ 92

B
C

審査請求 未請求 請求項の数3(全 4 頁)

(21)出願番号

特願平4-195617

(22)出願日

平成4年(1992)7月22日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 長谷川 潔

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(72)発明者 中村 利文

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(72)発明者 石川 実

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

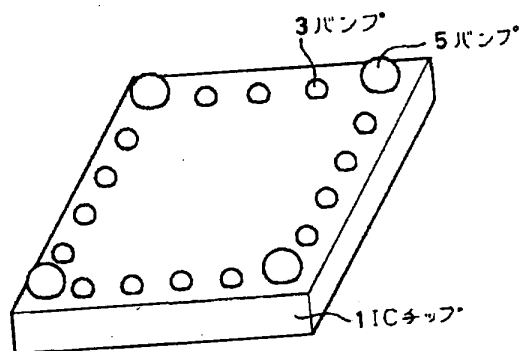
(74)代理人 弁理士 松隈 秀盛

(54)【発明の名称】 配線基板の接続方法及び配線基板

.....【要約】

【目的】 常に良好な接続ができるようにすることを目的とする。

【構成】 配線基板2上にICチップ1を bumps を介して接続する配線基板の接続方法において、このICチップ1の4隅の bumps 5の高さを他の bumps 3の高さよりも高く形成し、その後この bumps 3, 5を介して接続するようにしたものである。



【特許請求の範囲】

【請求項1】 配線基板上にICチップをバンパを介して接続する配線基板の接続方法において、該ICチップの4隅のバンパのうち少なくとも3隅のバンパは他のバンパの高さよりも高く形成し、その後バンパを介して接続するようにしたことを特徴とする配線基板の接続方法。

【請求項2】 請求項1記載の配線基板の接続方法において、高さを高くしたバンパは他の高さの低いバンパよりも低融点金属であることを特徴とする配線基板の接続方法。

【請求項3】 配線基板上にICチップをバンパを介して接続されてなる配線基板において、該ICチップの4隅のバンパに対応する電極のうち少なくとも3隅のバンパに対応する電極の面積を他の電極の面積よりも大きく形成したことを特徴とする配線基板。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は配線基板上にIC（半導体集積回路）チップをバンパを介して直接接続するフリップチップ実装に使用して好適な配線基板の接続方法及び配線基板に関する。

【0002】

【従来の技術】 従来、配線基板にICチップを接続する方法としては、ICチップを樹脂パッケージ内に封止して構成したICの端子をプリント配線基板に接続するという方法が一般的であった。しかし、プリント配線基板の配線パターンがファインピッチ化してくると、この方法では、実装密度が上がらないという問題がある。そこで、現在では、直接、このICチップをプリント配線基板に接続することにより実装密度を向上させるようにしている。

【0003】 このICチップを直接に配線基板に接続する方法としては、金線を使用したワイヤボンディング法や配線基板あるいはICチップに、はんだ、インジウム等のバンパを設け、このバンパを介して配線基板にICチップを直接接続するフリップチップ実装法がある。前者のワイヤボンディング法は、後者のフリップチップ実装法に比べて作業性及び実装密度が劣ることから、今日ではこのフリップチップ実装法が実装密度を上げる技術として注目されている。

【0004】

【発明が解決しようとする課題】 ところでこのフリップチップ実装法により、図6に示す如くICチップ1を配線基板2にバンパを介して直接接続するときに、図7に示す如くICチップ1側及び配線基板2側に夫々所定数の高さの等しいバンパ3及び4を形成し、このICチップ1のバンパ3と配線基板2のバンパ4とを重ね合わせるとしてフリップチップ実装を行う如くしていた。

【0005】 然しながら、このICチップ1側及び配線

基板2側の夫々のバンパ3及び4の夫々の先端部分の形状は例えばはんだの表面張力により球状になっている。

【0006】 このためICチップ1を配線基板2にフリップチップ実装するときに斜め方向の力が加わってしまうと図8に示す如くバンパ3及び4同志がずれてしまい正しい接続ができないことがおこる不都合があった。

【0007】 本発明は斯る点に鑑み、常に正しい接続ができるようにすることを目的とする。

【0008】

【課題を解決するための手段】 本発明配線基板の接続方法は、例えば図1に示す如く配線基板2上にICチップ1をバンパを介して接続する配線基板の接続方法において、このICチップ1の4隅のバンパ5のうち少なくとも3隅のバンパは他のバンパ3の高さよりも高く形成し、その後このバンパ3、5を介して接続するようにしたものである。

【0009】 また本発明配線基板の接続方法は上述において、高さを高くしたバンパ5は他の高さの低いバンパ3よりも低融点金属であるものである。

【0010】 また本発明配線基板は、例えば図2に示す如く配線基板2上にICチップ1をバンパを介して接続されてなる配線基板において、このICチップ1の4隅のバンパ5に対応する電極6のうち少なくとも3隅のバンパに対応する電極の面積 S_0 を他の電極7の面積 S_1 よりも大きく形成したものである。

【0011】

【作用】 本発明によればICチップ1の4隅のバンパ5のうち少なくとも3隅のバンパ5の高さを他のバンパ3の高さより高くして、このバンパ5により位置決めしてフリップチップを実装するので、常に良好な接続ができる。

【0012】

【実施例】 以下図面を参照して、本発明配線基板の接続方法及び配線基板の実施例につき説明しよう。図1は本例によるICチップ1の端子面を示し、本例においては、この端子部にバンパを形成する。

【0013】 この場合、本例においてはこのICチップ1の4隅の夫々のバンパ5を他のバンパ3より高くする如くする。この4隅のバンパ5の高さを例えば $50 \sim 55 \mu\text{m}$ とし、その他のバンパ3の高さを例えば $35 \mu\text{m}$ とする。

【0014】 また本例においては、このバンパ3及び5を夫々はんだより構成すると共にこの4隅の高さの高いバンパ5をバンパ3より低融点のはんだで構成する。

【0015】 この4隅の高さの高いバンパ5のはんだの組成を例えばSn63%、Pb37%とし、共晶はんだとする。この場合の融点は 190°C である。

【0016】 また4隅以外のバンパ3のはんだの組成を例えばSn90%、Pb10%とする。この場合の融点は 220°C であり高融点のはんだである。

【0017】また図2は本例による配線基板2を示し、この配線基板2のICチップ1の取付位置のICチップ1の bumps 3及び5に対応する位置に電極6及び7を形成する。この電極6、7は所定の配線パターンに接続されたものである。

【0018】本例においては、このICチップ1の4隅の bumps 5に対応する電極6の面積 S_0 を他の電極7の面積 S_1 より大きく、例えば電極6を縦横が夫々100 μ mの正方形とし、電極7を縦横が夫々70 μ mの正方形とする。

【0019】この配線基板2の電極7上に高さが例えば15 μ m程度の bump 4を設ける如くする。この場合電極7より面積の大きい電極6には bump を設けない如くする。

【0020】この配線基板2の bump 4のはんだとしてはICチップ1の bumps 3に使用したはんだの融点例えば220 $^{\circ}$ Cよりも低い融点になる組成のはんだ例えば共晶はんだを使用する。

【0021】本例においてはフリップチップ実装するときは、まず図3に示す如く、 bumps 3、5が付されたICチップ1を bump 4が付された配線基板2にフリップチップボンダ等により位置合わせを行いマウントする。このときはICチップ1の4隅に高さの高い bumps 5があるため、横方向にずれることがない。

【0022】その後、加熱、加圧してはんだによる接合を行うが、まず低融点のはんだであるICチップ1の4隅の bumps 5が、図4に示す如く溶融する。この場合、このICチップ1の4隅のはんだの表面張力により、ICチップ1の位置が多少ずれたとしても正しい場所に戻る効果（セルフアライメント）があるため一層位置の正確さを確保することができる。

【0023】更に温度を上げていくと bumps 3及び4のはんだも溶融し、図5に示す如く全ての接続が完了する。

【0024】本例は上述の如くであるのでICチップ1を配線基板2にマウントするときに、ICチップ1の4隅の bumps 5と接続される配線基板2の電極6の表面には bump がないため平坦なので、ICチップ1が配線基板2に対して横にずれることがない利益がある。

【0025】また本例においては、応力が最も大きくかかるICチップ1の4隅を、高さの高い大きな bumps 5で接続しているため、この応力に対する信頼性が向上する。

【0026】また本例によればICチップ1の4隅の高さの高い大きな bumps 5の大きな表面張力によってセルフアライメントが行われ位置の正確さを確保することができる。

【0027】また本例によればICチップ1の4隅の大きな bumps 5を通じた放熱により、このICチップ1の放熱性が向上すると共にこの大きな bumps 5による接続により小さな bumps 3、4による接続が重さでつぶれてしまうことがなく、ICチップ1の寿命が長くなる利益がある。

【0028】尚、上述実施例においてはICチップ1の4隅の bumps 5を高さの高い bumps 5としたが、この4隅の bumps のうちの3隅の bumps を高さの高い bumps で構成するようにしても、上述実施例と同様の作用効果が得られることは勿論である。また配線基板2に設ける面積の大きな電極6もこのICチップ1の高さの高い bumps 5に対応して設ければ良いことは勿論である。

【0029】また本発明は上述実施例に限ることなく本発明の要旨を逸脱することなく、その他種々の構成が採り得ることは勿論である。

【0030】

【発明の効果】本発明によれば、ICチップ1の4隅の bumps のうち少なくとも3隅の bumps の高さを他の bumps の高さより高くして、この高さの高い bumps にて位置決めをするようにして、フリップチップ実装をするようにしているので、常に良好な接続ができる利益がある。

【図面の簡単な説明】

【図1】本発明によるICチップの例を示す底面斜視図である。

【図2】本発明による配線基板の例を示す斜視図である。

【図3】本発明の説明に供する線図である。

【図4】本発明の説明に供する線図である。

【図5】本発明の説明に供する線図である。

【図6】フリップチップ実装の例を示す斜視図である。

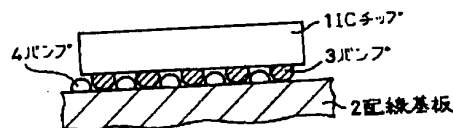
【図7】従来の説明に供する線図である。

【図8】従来の説明に供する線図である。

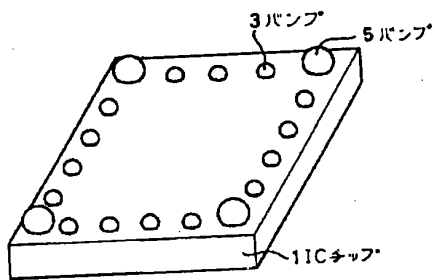
【符号の説明】

- 1 ICチップ
- 2 配線基板
- 3, 4, 5 bumps
- 6, 7 電極

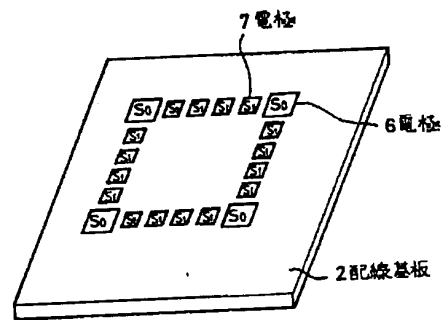
【図8】



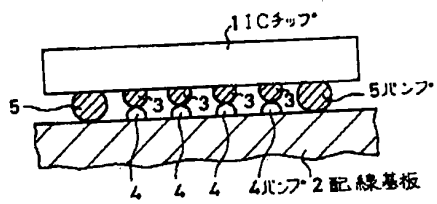
【図1】



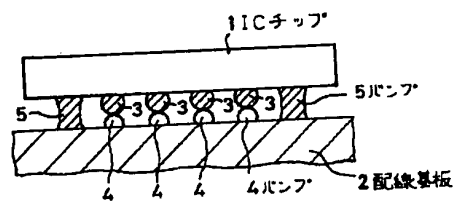
【図2】



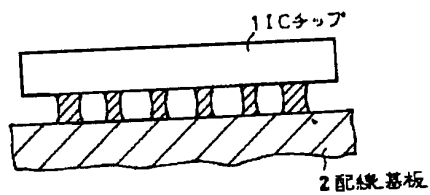
【図3】



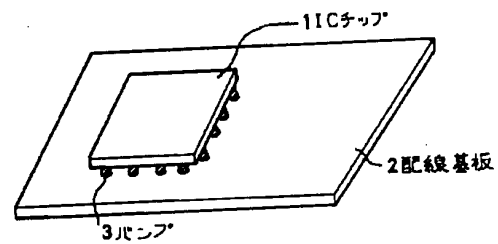
【図4】



【図5】



【図6】



【図7】

